

EP-64434US
yk

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 4 日
Date of Application:

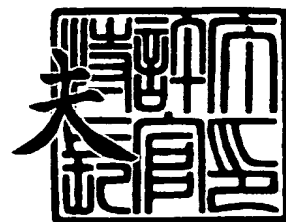
出 願 番 号 特 願 2 0 0 3 - 0 2 7 0 8 8
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 2 7 0 8 8]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 3 年 1 1 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 9 6 7 7 0

【書類名】 特許願

【整理番号】 EP-0425301

【提出日】 平成15年 2月 4日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/00

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 青木 幸司

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100090479

【弁理士】

【氏名又は名称】 井上 一

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090387

【弁理士】

【氏名又は名称】 布施 行夫

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 配線基板、電気光学装置及び電子機器

【特許請求の範囲】

【請求項 1】 基板と、

前記基板上に形成された複数層からなる配線層と、

前記配線層とオーバーラップするように形成された複数の電極と、

を有し、

前記配線層のいずれか 1 つの層に位置する配線パターンは、前記複数の電極の各々の下方で、等間隔で平行に延びる 3 つ以上の配線を有する配線基板。

【請求項 2】 基板と、

前記基板上に形成された複数層からなる配線層と、

前記配線層とオーバーラップするように形成された複数の電極と、

を有し、

前記配線層の第 1 の層に位置する第 1 の配線パターンの一部と、前記配線層の第 2 の層に位置する第 2 の配線パターンの一部とは、前記複数の電極の各々の下方で、格子を形成する方向に延びるように配置されてなる配線基板。

【請求項 3】 基板と、

前記基板上に形成された複数層からなる配線層と、

前記配線層とオーバーラップするように形成された複数の電極と、

を有し、

前記配線層の第 1 及び第 2 の層にそれぞれ位置する第 1 及び第 2 の配線パターンは、前記複数の電極の各々の下方で、相互に平行に延びる部分を有し、前記平行に延びる部分は、オーバーラップしないように形成されてなる配線基板。

【請求項 4】 基板と、

前記基板上に形成された複数層からなる配線層と、

前記配線層とオーバーラップするように形成された複数の電極と、

を有し、

前記配線層のいずれか 1 つの層に位置する配線パターンは、前記複数の電極の

各々の下方で、電気的な接続から独立した配線を有する配線基板。

【請求項 5】 請求項 1 乃至 4 のいずれかに記載の配線基板と、

前記複数の電極の各々の第 1 の領域に形成された、電気光学素子を構成するための機能層と、

を有し、

前記複数の電極の各々と当該電極に電力を供給する配線とは当該電極の第 2 の領域で接続されている電気光学装置。

【請求項 6】 請求項 5 記載の電気光学装置を有する電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、配線基板、電気光学装置及び電子機器に関する。

【0002】

【発明の背景】

エレクトロルミネセンスパネルでは、複数のエレクトロルミネセンス素子が 2 次元的に並べられている。各エレクトロルミネセンス素子は、電極とその上に形成された発光層を有する（例えば、特許文献 1 を参照）。発光領域を広くするために、配線の上に画素電極を形成することが望ましいが、画素電極の下に配線を形成することで、当該電極に凹凸が形成されるため、発光層の膜厚を均一にすることが難しかった。このことは、エレクトロルミネセンス素子に限らず、配線上に電極を形成し、電極上に機能層（例えば発光層）を形成した構造を有する電気光学装置に該当することである。

【0003】

本発明の目的は、動作素子の機能層（例えば発光層）の膜厚の均一性を高めることにある。

【0004】

【特許文献 1】

特開平 11-24606 号公報

【0005】

【課題を解決するための手段】

- (1) 本発明に係る配線基板は、基板と、
前記基板上に形成された複数層からなる配線層と、
前記配線層とオーバーラップするように形成された複数の電極と、
を有し、

前記配線層のいずれか 1 つの層に位置する配線パターンは、前記複数の電極の各々の下方で、等間隔で平行に延びる 3 つ以上の配線を有する。本発明によれば、3 つ以上の配線が等間隔で平行に延びるので、電極に凹凸が形成されたとしても均一な凹凸である。なお、本発明で、「等間隔」とは、少なくとも設計上等間隔であることを意味し、製造上の誤差を考慮した等間隔、すなわち実質的に等間隔である場合を含む。また、本発明で、「平行に」とは、少なくとも設計上平行であることを意味し、製造上の誤差を考慮した平行、すなわち実質的に平行である場合を含む。

- (2) 本発明に係る配線基板は、基板と、
前記基板上に形成された複数層からなる配線層と、
前記配線層とオーバーラップするように形成された複数の電極と、
を有し、

前記配線層の第 1 の層に位置する第 1 の配線パターンの一部と、前記配線層の第 2 の層に位置する第 2 の配線パターンの一部とは、前記複数の電極の各々の下方で、格子を形成する方向に延びるように配置されてなる。本発明によれば、第 1 及び第 2 の配線パターンの一部が格子を形成する方向に延びるように配置されるので、格子の内側において電極に凹が形成されにくくなっている。なお、本発明で、「格子を形成する」とは、少なくとも設計上格子の形状を形成することを意味し、製造上の誤差を考慮した格子の形状、すなわち実質的に格子の形状を形成する場合を含む。

- (3) 本発明に係る配線基板は、基板と、
前記基板上に形成された複数層からなる配線層と、
前記配線層とオーバーラップするように形成された複数の電極と、
を有し、

前記配線層の第1及び第2の層にそれぞれ位置する第1及び第2の配線パターンは、前記複数の電極の各々の下方で、相互に平行に延びる部分を有し、前記平行に延びる部分は、オーバーラップしないように形成されてなる。本発明によれば、第1及び第2の配線パターンの平行に延びる部分がオーバーラップしないので、電極に凹凸が形成されたとしてもその高低差が小さくなっている。なお、本発明で、「平行に」とは、少なくとも設計上平行であることを意味し、製造上の誤差を考慮した平行、すなわち実質的に平行である場合を含む。

(4) 本発明に係る配線基板は、基板と、

前記基板上に形成された複数層からなる配線層と、

前記配線層とオーバーラップするように形成された複数の電極と、

を有し、

前記配線層のいずれか1つの層に位置する配線パターンは、前記複数の電極の各々の下方で、電気的な接続から独立した配線を有する。本発明によれば、電気的な接続から独立した配線が形成されているので、電極の凹凸を小さくすることができる。

(5) 本発明に係る電気光学装置は、上記配線基板と、

前記複数の電極の各々の第1の領域に形成された、電気光学素子を構成するための機能層と、

を有し、

前記複数の電極の各々と当該電極に電力を供給する配線とは当該電極の第2の領域で接続されている。本発明によれば、機能層が配置されている第1の領域を除く第2の領域で電極と当該電極に電力を供給するための配線とが接続されているので、機能層が配置される第1の領域の凹凸を低減し、機能層の膜厚の均一性を高めることができる。

(6) 本発明に係る電子機器は、上記電気光学装置を有する。

【0006】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0007】

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る電気光学装置を説明する図である。図2は、図1のII-II線断面図である。電気光学装置1は、表示装置（例えば表示パネル）などの電気光学装置や記憶装置であってもよい。図1に示す電気光学装置1は、有機EL（Electroluminescence）装置（例えば有機ELパネル）である。電気光学装置1には、配線基板（例えばフレキシブル基板）2が取り付けられ、電氣的に接続されている。その取り付け及び電氣的接続には、異方性導電フィルムや異方性導電ペーストなどの異方性導電材料を使用してもよい。電氣的に接続とは、接触することを含む。このことは以下の説明でも同じである。配線基板2には、図示しない配線パターン及び端子が形成されている。配線基板2には、集積回路チップ（あるいは半導体チップ）3が実装されている。集積回路チップ3は、電源回路や制御回路等を有していてもよい。その実装には、TAB（Tape Automated Bonding）又はCOF（Chip On Film）を適用してもよく、そのパッケージ形態は、TCP（Tape Carrier Package）であってもよい。集積回路チップ3が実装された配線基板2を有する電気光学装置1を電子モジュール（例えば、液晶モジュールやELモジュール等の表示モジュール）ということができる。

【0008】

電気光学装置1は、基板10を有する。基板10は、リジッド基板（例えばガラス基板、シリコン基板）であってもよいし、フレキシブル基板（例えばフィルム基板）であってもよい。基板10は、光透過性を有していてもよいし、遮光性を有していてもよい。例えば、ボトムエミッション（又はバックエミッション）型の表示装置（例えば有機ELパネル）では、光透過性の基板10を使用し、基板10の側から光を取り出してもよい。トップエミッション型の有機ELパネルでは、遮光性の基板10を使用してもよい。なお、基板10は、プレート形状のものに限定されるものではなく、それ以外の形状であっても、他の部材を支持できるものを含む。

【0009】

基板10は、動作領域（例えば表示領域）12を含む。動作領域12には、複

数の（例えば、 m 行 n 列（例えばマトリクス状）の）画素が形成されていてもよい。カラー表示装置では、1つのカラー表示用画素が、複数のサブ画素（R, G, B）から構成されていてもよい。

【0010】

基板10には、1つ又は複数の駆動回路（例えば走査線駆動回路）14が設けられてもよい。駆動回路14は、動作領域12での動作（例えば表示動作）を駆動する。一对の駆動回路14が動作領域12の両隣に配置されていてもよい。基板10には、補助回路16が設けられてもよい。補助回路16は、動作領域12での動作（例えば表示動作）が正常になされるかどうかを検査するための検査回路であってもよいし、動作領域12での動作速度（表示速度）を速めるためのプリチャージ回路であってもよい。駆動回路14及び補助回路16の少なくとも一方は、基板10上にポリシリコン膜などを使用して形成されたものであってもよいし、基板10上に実装された集積回路チップであってもよい。なお、基板10の外部にある集積回路チップ3が、動作領域12での動作駆動を制御するようになっていてもよい。

【0011】

基板10には、半導体膜20が形成されていてもよい。図3は、それぞれの画素（例えばサブ画素）内の半導体膜を示す図である。半導体膜20は、半導体材料（例えばシリコン）で形成してもよい。半導体膜20は、単結晶、多結晶又は非晶質のいずれの構造を有していてもよい。半導体膜20は、公知の低温（例えば600℃以下）プロセスで形成された、いわゆる低温ポリシリコン膜であってもよい。半導体膜20は、ベース膜22を有する。ベース膜22には、N形又はP形の不純物が拡散されていてもよい。半導体膜20は、不純物拡散膜24を有する。不純物拡散膜24は、ベース膜22よりも高濃度の不純物が注入されていてもよい。不純物拡散膜24は、ベース膜22の領域内に形成されている。不純物拡散膜24は、ベース膜22となる部分及び不純物拡散膜24となる部分を含む前駆膜に不純物を注入して形成してもよい。不純物拡散膜24の少なくとも一部は、MOSFETのソース又はドレインとなってもよいし、キャパシタなどの電子部品の電極となってもよい。

【0012】

基板 10 には、複数層からなる配線層が形成されている。図 4 は、複数層からなる配線層の 1 つの層に位置する配線パターンを説明する図である。配線パターン 30 は、絶縁層（例えば、 SiO_2 等の酸化膜）26（図 2 参照）を介して、半導体膜 20 上に形成されていてもよい。配線パターン 30 は、等間隔で平行に延びる 3 つ以上の配線 31, 32, 33 を有する。なお、「等間隔」とは、少なくとも設計上等間隔であることを意味し、製造上の誤差を考慮した等間隔、すなわち実質的に等間隔である場合を含む（以下の説明でも同様）。また、「平行に」とは、少なくとも設計上平行であることを意味し、製造上の誤差を考慮した平行、すなわち実質的に平行である場合を含む（以下の説明でも同様）。配線 31, 32 は、それぞれ、その一部が MOS FET のゲート電極となる。本実施の形態によれば、3 つ以上の配線 31, 32, 33 が等間隔で平行に延びるので、その上の電極 50（図 2 参照）に凹凸が形成されたとしても均一な凹凸であるため、機能層の膜厚の均一性を高めることができる。

【0013】

配線パターン 30 は、配線 31 に電氣的に接続された複数の配線 34 を有し、それぞれの配線 34 の一部は MOS FET のゲート電極となる。配線 34 は、配線 31, 32 と平行に延びている。さらに、配線パターン 30 は、配線 31, 32, 34 と交差する（例えば直交する）方向に延びる配線 35 を有する。配線 35 の一部も MOS FET のゲート電極となる。配線 31, 32, 34, 35 は、一对の不純物拡散膜 24 の間であってベース膜 22 の一部上を通るようになっている。例えば、配線 31, 32, 34, 35 をマスクとして、前駆膜に不純物を注入して不純物拡散膜 24 を形成してもよい。

【0014】

配線 33 は、電氣的な接続から独立した配線（ダミー配線）である。配線パターン 30 は、配線 33 とは交差する（例えば直交する）方向に延びる配線 36 を有する。配線 36 も、電氣的な接続から独立した配線（ダミー配線）である。本実施の形態によれば、電氣的な接続から独立した配線 33, 36 が形成されているので、その上の電極 50（図 2 参照）の凹凸を小さくすることができ、機能層

の膜厚の均一性を高めることができる。

【0015】

配線パターン 30 は、不純物拡散膜 24 と対向する電極 37 を有する。不純物拡散膜 24 及び電極 37 と、両者間の絶縁層 26 によってキャパシタ 88（図 7 参照）を構成してもよい。電極 37 は、配線 35 と電氣的に接続されている。

【0016】

図 5 は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。上述した配線パターン 30 の上に、絶縁層 38（図 2 参照）を介して、配線パターン 40 が形成されていてもよい。配線パターン 40 は、その一部として配線 41, 42 を有する。配線 41, 42 は、配線パターン 30 の配線 31, 32 と交差する（例えば直交する）方向に延びる。配線パターン（第 1 の配線パターン）30 の配線 31, 32 と、配線パターン（第 2 の配線パターン）40 の配線 41, 42 と、は格子を形成する方向に延びるように配置されていてもよい。配線 31, 32 の少なくとも一部と、配線 41, 42 の少なくとも一部によって格子が形成されてもよい。なお、「格子を形成する」とは、少なくとも設計上格子の形状を形成することを意味し、製造上の誤差を考慮した格子の形状、すなわち実質的に格子の形状を形成する場合を含む（以下の説明でも同様）。本実施の形態によれば、第 1 及び第 2 の配線パターン 30, 40 の一部が格子を形成する方向に延びるように配置されるので、格子の内側において、その上の電極 50（図 2 参照）に凹が形成されにくくなっており、機能層の膜厚の均一性を高めることができる。配線パターン 40 は、電極 50（図 6 参照）の外側に配置される配線 46 を有する。

【0017】

配線パターン 40 は、その一部として配線 43, 44, 45 を有する。配線パターン（第 1 の配線パターン）30 の配線 31, 32, 33, 34 と、配線パターン（第 2 の配線パターン）40 の配線 43, 44, 45 と、は相互に平行に延びる。また、配線 31, 32, 33, 34 と、配線 43, 44, 45 とは、オーバーラップしないように形成されてなる。本実施の形態によれば、第 1 及び第 2 の配線パターン 30, 40 の平行に延びる部分がオーバーラップしないので、そ

の上の電極 50 (図 2 参照) に凹凸が形成されたとしてもその高低差が小さくなっており、機能層の膜厚の均一性を高めることができる。

【0018】

電気光学装置 1 は、複数の電極を有する。図 6 は、それぞれの電極を説明する図である。電極 (例えば第 1 の電極) 50 は、上述した配線層 (例えば配線パターン 30, 40 を含む。) とオーバーラップするように形成されている。電極 50 は、配線層のうち最上層の配線パターン 40 (例えばその配線 45) と電氣的に接続されている。よい。

【0019】

例えば、電極 50 の第 1 の領域 (電気光学素子を構成するための機能層 (発光層 62 等) が形成される領域) を除いた第 2 の領域 (例えばコンタクト領域) で、電極 50 と電極 50 に電力を供給する配線 45 とを電氣的に接続する。こうすることで、機能層 (発光層 62 等) が配置される第 1 の領域 (例えば発光領域) の凹凸を低減し、機能層 (発光層 62 等) の膜厚の均一性を高めることができる。第 2 の領域は、容量部上に形成しても良い。また、第 2 の領域はバンク 68 内に形成しても良く、そうすることによって第 2 の領域の腐食防止にもなるし、陰極 (第 2 の電極 70) との寄生容量も低減できる。また、第 2 の領域 (コンタクト領域) 分の開口率を上げることができる。この段落の内容は、他の実施の形態にも適用することができる。

【0020】

電極 50 の下方で、配線 31, 32, 33, 34 は、等間隔で平行に延びる。電極 50 の下方に、配線 (ダミー配線) 33, 36 が形成されている。電極 50 の下方で、配線 31, 32 の少なくとも一部と、配線 41, 42 の少なくとも一部によって格子が形成されている。電極 50 の下方で、配線 31, 32, 33, 34 と、配線 43, 44, 45 とは、オーバーラップしないように形成されてなる。

【0021】

基板 10 には、複数の動作素子 60 が設けられている。複数の動作素子 60 が設けられた領域が動作領域 12 である。1つの画素 (例えばサブ画素) に1つの

動作素子 60 が設けられている。図 2 に示すように、複数の動作素子 60 は、複数の発光色（例えば赤、緑、青）の複数の発光層 62 を有する。それぞれの動作素子 60 は、いずれか 1 つの発光色の発光層 62 を有する。発光層 62 を構成する材料は、ポリマー系材料又は低分子系材料あるいは両者を複合的に用いた材料のいずれであってもよい。発光層 62 は、電流が流れることで発光する。発光層 62 は、発光色に応じて、発光効率が異なってもよい。

【0022】

動作素子 60 は、第 1 及び第 2 のバッファ層 64, 66 の少なくとも一方を有していてもよい。第 1 のバッファ層 64 は、発光層 62 への正孔注入を安定化させる正孔注入層であってもよいし、正孔注入層を有していてもよい。第 1 のバッファ層 64 は、正孔輸送層を有していてもよい。正孔輸送層は、発光層 62 と正孔注入層との間に設けられてもよい。第 2 のバッファ層 66 は、発光層 62 への電子注入を安定化させる電子注入層であってもよいし、電子注入層を有していてもよい。第 2 のバッファ層 66 は、電子輸送層を有していてもよい。電子輸送層は、発光層 62 と電子注入層との間に設けられてもよい。隣同士の動作素子 60 は、バンク 68 によって区画（電氣的に絶縁）されている。

【0023】

上述した電極（第 1 の電極）50 は、いずれかの動作素子 60 に電気エネルギーを供給するためのものである。電極 50 は、動作素子 60（例えば第 1 のバッファ層 64（例えば正孔注入層））に接触していてもよい。

【0024】

電気光学装置 1 は、複数又は 1 つの第 2 の電極 70 が設けられている。第 2 の電極 70 は、動作素子 60 に電気エネルギーを供給するためのものである。第 2 の電極 70 は、動作素子 60（例えば第 2 のバッファ層 66（例えば電子注入層））に接触していてもよい。第 2 の電極 70 は、電極 50 に対向する部分を有する。第 2 の電極 70 は、電極 50 の上方に配置されてもよい。

【0025】

電気光学装置 1 は、動作素子 60 の封止部材 72 を有する。動作素子 60 の少なくとも一部が水分や酸素等によって劣化しやすい場合には、封止部材 72 によ

って動作素子 60 を保護することができる。

【0026】

図 7 は、本実施の形態に係る電気光学装置の動作を説明する回路図である。電気光学装置 1 は、図 7 に示す回路に対応する素子を有する。素子は、動作素子 60 ごとに設けられる。回路構成（素子の接続状態）は、図 7 に示す通りであり説明を省略する。本実施の形態では、配線 42 に電源電圧 V_{dd} が供給される。配線 46 には、信号電圧 V_{data} が供給されるようになっている。信号電圧 V_{data} は、動作素子 60 に供給する電流に応じた信号である。配線（走査線）31, 32 には、相互に反対の選択信号が入力される。選択信号は、高電位の H 信号又は低電位の L 信号である。

【0027】

プログラミング期間では、配線 31 に H 信号が入力され、配線 32 に L 信号が入力される。そして、スイッチング素子 80 が ON になり、配線 42, 46 間の電位差に応じて、スイッチング素子 80, 86 を通って電流が流れる。その電流に応じたスイッチング素子 86 の制御電圧（スイッチング素子 86 が MOS トランジスタである場合はゲート電圧）が、キャパシタ 88 に蓄えられる。

【0028】

動作期間（例えば発光期間）では、配線 31 に L 信号が入力され、配線 32 に H 信号が入力される。そして、スイッチング素子 80, 84 は OFF になり、スイッチング素子 82 が ON になる。その結果、プログラミング期間でキャパシタ 88 に蓄えられた電荷に応じた制御電圧（スイッチング素子 86 が MOS トランジスタである場合はゲート電圧）によってスイッチング素子 86 が制御（例えば ON）され、制御電圧に応じた電流が、配線 42 からスイッチング素子 86, 82 を通って、動作素子 60 を流れるようになっている。

【0029】

（第 2 の実施の形態）

図 8 ～ 11 は、本発明の第 2 の実施の形態に係る電気光学装置を説明する図である。本実施の形態では、半導体膜及び配線層において、第 1 の実施の形態と異なる。以下に述べる内容以外の点については、第 1 の実施の形態で説明した内容

を本実施の形態に適用してもよい。

【0030】

本実施の形態では、第1の実施の形態で説明した基板10に、半導体膜120が形成されている。図8は、それぞれの画素（例えばサブ画素）内の半導体膜を示す図である。半導体膜120は、半導体材料（例えばシリコン）で形成してもよい。半導体膜120は、単結晶、多結晶又は非晶質のいずれの構造を有していてもよい。半導体膜120は、公知の低温（例えば600℃以下）プロセスで形成された、いわゆる低温ポリシリコン膜であってもよい。半導体膜120は、ベース膜122を有する。ベース膜122には、N形又はP形の不純物が拡散されていてもよい。半導体膜120は、不純物拡散膜124を有する。不純物拡散膜124は、ベース膜122よりも高濃度の不純物が注入されていてもよい。不純物拡散膜124は、ベース膜122の領域内に形成されている。不純物拡散膜124は、ベース膜122となる部分及び不純物拡散膜124となる部分を含む前駆膜に不純物を注入して形成してもよい。不純物拡散膜124の少なくとも一部は、MOS FETのソース又はドレインとなってもよいし、キャパシタなどの電子部品の電極となってもよい。

【0031】

基板10には、複数層からなる配線層が形成されている。図9は、複数層からなる配線層の1つの層に位置する配線パターンを説明する図である。配線パターン130は、絶縁層（例えば、SiO₂等の酸化膜）を介して、半導体膜120上に形成されていてもよい。配線パターン130は、等間隔で平行に延びる3つ以上の配線131、132、133を有する。配線132、133は、それぞれ、その一部がMOS FETのゲート電極となる。本実施の形態によれば、3つ以上の配線131、132、133が等間隔で平行に延びるので、その上の電極150（図11参照）に凹凸が形成されたとしても均一な凹凸であるため、機能層の膜厚の均一性を高めることができる。

【0032】

配線131は、電氣的な接続から独立した配線（ダミー配線）である。配線パターン130は、配線131とは交差する（例えば直交する）方向に延びる配線

136を有する。配線136も、電気的な接続から独立した配線（ダミー配線）である。本実施の形態によれば、電気的な接続から独立した配線131, 136が形成されているので、その上の電極150（図11参照）の凹凸を小さくすることができ、機能層の膜厚の均一性を高めることができる。

【0033】

配線パターン130は、不純物拡散膜124と対向する電極137を有する。不純物拡散膜124及び電極137と、両者間の絶縁層によってキャパシタ188（図12参照）を構成してもよい。

【0034】

図10は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。上述した配線パターン130の上に、絶縁層を介して、配線パターン140が形成されていてもよい。

【0035】

配線パターン140は、その一部として配線143, 144, 145, 146, 148を有する。配線パターン（第1の配線パターン）130の配線136と、配線パターン（第2の配線パターン）140の配線143, 144, 145, 146, 148と、は相互に平行に延びる。また、配線136と、配線143, 144, 145, 146, 148とは、オーバーラップしないように形成される。本実施の形態によれば、第1及び第2の配線パターン130, 140の平行に延びる部分がオーバーラップしないので、その上の電極150（図11参照）に凹凸が形成されたとしてもその高低差が小さくなっており、機能層の膜厚の均一性を高めることができる。配線パターン140は、電極150（図11参照）の外側に配置される配線149を有する。

【0036】

電気光学装置は、複数の電極を有する。図11は、それぞれの電極を説明する図である。電極150は、上述した配線層（例えば配線パターン130, 140を含む。）とオーバーラップするように形成されている。電極150は、配線層のうち最上層の配線パターン140（例えばその配線146）と電気的に接続されていてよい。電極150の下方で、配線131, 132, 133は、等間隔

で平行に延びる。電極 150 の下方に、配線（ダミー配線）136 が形成されている。電極 150 の下方で、配線 136 と、配線 143, 144, 145, 146, 148 とは、オーバーラップしないように形成されてなる。

【0037】

図 12 は、本実施の形態に係る電気光学装置の動作を説明する回路図である。電気光学装置は、図 12 に示す回路に対応する素子を有する。素子は、動作素子 60 ごとに設けられる。回路構成（素子の接続状態）は、図 12 に示す通りであり説明を省略する。本実施の形態では、配線 148 に電源電圧 V_{dd} が供給される。配線 149 には、信号電圧 V_{data} が供給されるようになっている。信号電圧 V_{data} は、動作素子 60 に供給する電流に応じた信号である。動作素子 60 の一方の電極は GND 電位に電氣的に接続されている。配線（走査線）132 には、選択信号が入力される。選択信号は、高電位の H 信号又は低電位の L 信号である。

【0038】

プログラミング期間では、配線 132 に H 信号が入力され、スイッチング素子 180 が ON になり、電源電圧 V_{dd} と信号電圧 V_{data} の電位差に応じて、キャパシタ 188 に電荷が蓄積される。このとき、電源電圧 V_{dd} が GND 電位よりも高ければ、配線 148 からスイッチング素子 182 及び動作素子 60 を通って電流が流れる。

【0039】

動作期間（例えば発光期間）では、配線 132 に L 信号が入力され、スイッチング素子 180 は OFF になる。そして、プログラミング期間でキャパシタ 188 に蓄えられた電荷に応じた制御電圧（スイッチング素子 182 が MOS トランジスタである場合はゲート電圧）によってスイッチング素子 182 が制御（例えば ON）され、制御電圧に応じた電流が、配線 148 からスイッチング素子 182 を通って、動作素子 60 を流れるようになっている。

【0040】

図 13 は、本実施の形態の変形例に係る電気光学装置の動作を説明する回路図である。この変形例では、動作素子 60 の一方の電極が配線 190 に電氣的に接続され、配線 190 には、基準電圧 V_{ss} が供給される。基準電圧 V_{ss} は、電源電

圧 V_{dd} と同じ電圧又は電源電圧 V_{dd} よりも低い電圧（例えばGND電位）のいずれかに切り換えられる。これ以外の回路構成は、図12に示す回路と同じである。

【0041】

プログラミング期間では、配線132にH信号が入力され、基準電圧 V_{ss} は、電源電圧 V_{dd} と同じ電圧になる。そして、スイッチング素子180がONになり、電源電圧 V_{dd} と信号電圧 V_{data} の電位差に応じて、キャパシタ188に電荷が蓄積される。なお、基準電圧 V_{ss} が電源電圧 V_{dd} と同じ電圧であるから、動作素子60には電流が流れない。

【0042】

動作期間（例えば発光期間）では、配線132にL信号が入力され、スイッチング素子180はOFFになる。基準電圧 V_{ss} は、電源電圧 V_{dd} よりも低い電圧（例えばGND電位）になる。そして、プログラミング期間でキャパシタ188に蓄えられた電荷に応じた制御電圧（スイッチング素子182がMOSトランジスタである場合はゲート電圧）によってスイッチング素子188が制御（例えばON）され、制御電圧に応じた電流（基準電圧 V_{ss} と電源電圧 V_{dd} の電位差に応じた電流）が、配線148からスイッチング素子182を通して、動作素子60を流れるようになっている。

【0043】

本発明の実施の形態に係る電気光学装置を有する電子機器として、図14にはノート型パーソナルコンピュータ1000が示され、図15には携帯電話2000が示されている。

【0044】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本

発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図 1】 図 1 は、本発明の第 1 の実施の形態に係る電気光学装置を説明する図である。

【図 2】 図 2 は、図 1 のII-II線断面図である。

【図 3】 図 3 は、それぞれの画素内の半導体膜を示す図である。

【図 4】 図 4 は、複数層からなる配線層の 1 つの層に位置する配線パターンを説明する図である。

【図 5】 図 5 は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。

【図 6】 図 6 は、配線層上の電極を説明する図である。

【図 7】 図 7 は、本発明の第 1 の実施の形態に係る電気光学装置の動作を説明する回路図である。

【図 8】 図 8 は、本発明の第 2 の実施の形態に係る電気光学装置のそれぞれの画素内の半導体膜を示す図である。

【図 9】 図 9 は、複数層からなる配線層の 1 つの層に位置する配線パターンを説明する図である。

【図 10】 図 10 は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。

【図 11】 図 11 は、配線層上の電極を説明する図である。

【図 12】 図 12 は、本発明の第 2 の実施の形態に係る電気光学装置の回路図である。

【図 13】 図 13 は、本発明の第 2 の実施の形態の変形例に係る電気光学装置の回路図である。

【図 14】 図 14 は、本発明の実施の形態に係る電子機器を示す図である。

【図 15】 図 15 は、本発明の実施の形態に係る電子機器を示す図である。

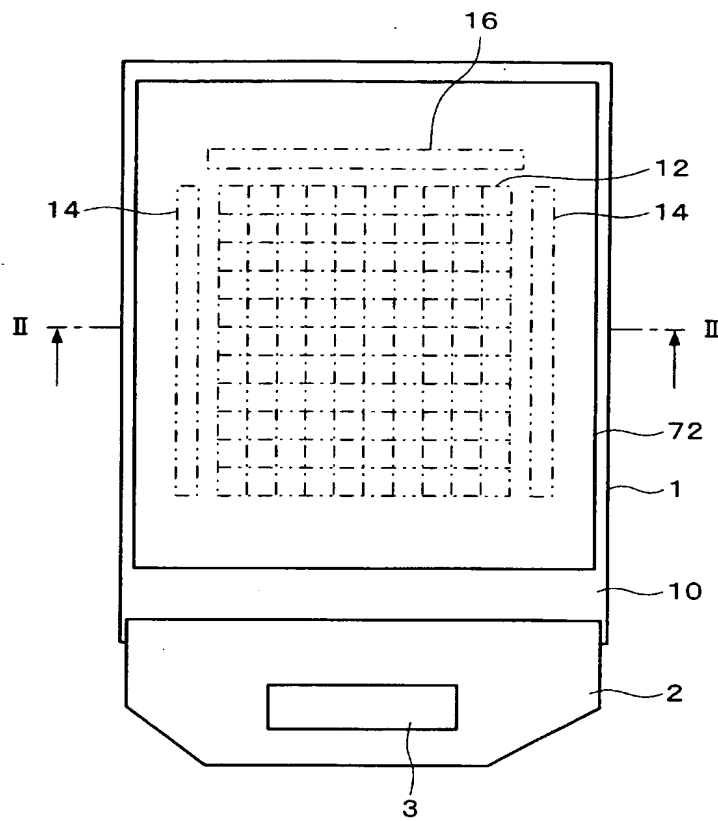
【符号の説明】

1 電気光学装置、 2 配線基板、 3 集積回路チップ、 10 基板、
12 動作領域、 14 駆動回路、 16 補助回路、 20 半導体膜、
22 ベース膜、 24 不純物拡散膜、 26 絶縁層、 30 配線パター
ン、 31 配線、 32 配線、 33 配線、 34 配線、 35 配
線、 36 配線、 37 電極、 40 配線パターン、 42 配線、 4
6 配線、 50 電極、 60 動作素子、 62 発光層、 64 第1の
バッファ層、 66 第2のバッファ層、 68 バンク、 70 第2の電極
、 72 封止部材、 80 スイッチング素子、 82 スイッチング素子、
86 スイッチング素子、 88 キャパシタ、 110 基板、 120
半導体膜、 122 ベース膜、 124 不純物拡散膜、 130 配線パタ
ーン、 131 配線、 132 配線、 136 配線、 137 電極、
140 配線パターン、 148 配線、 149 配線、 150 電極、
180 スイッチング素子、 182 スイッチング素子、 188 キャパシ
タ、 190 配線

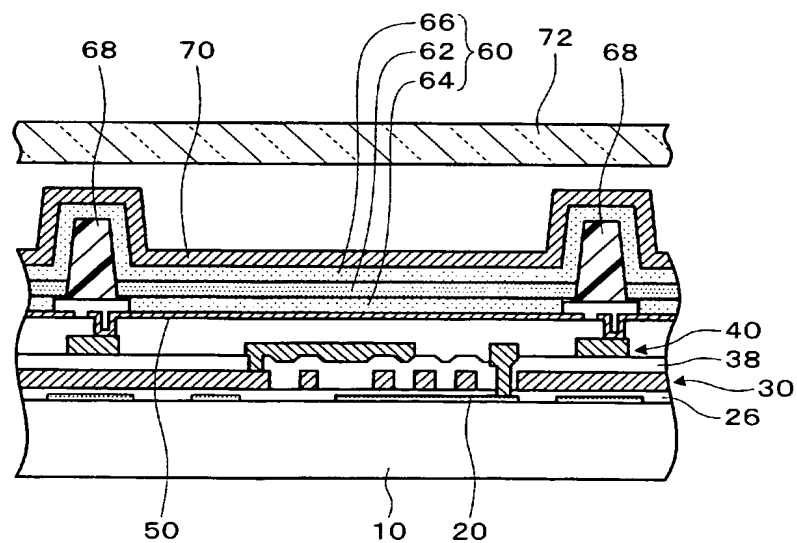
【書類名】

図面

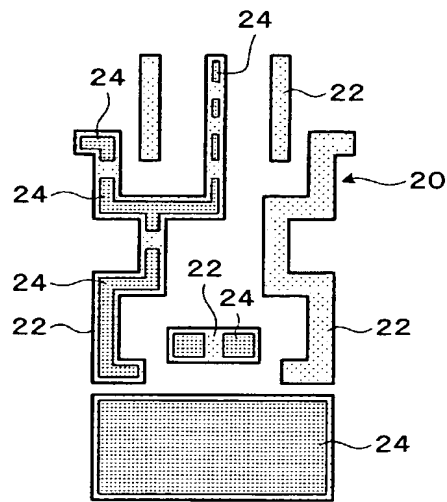
【図 1】



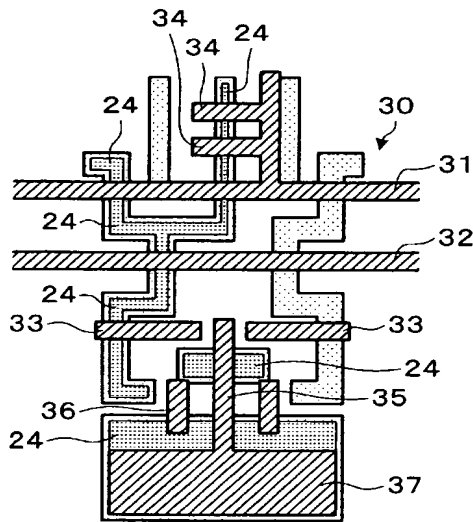
【図 2】



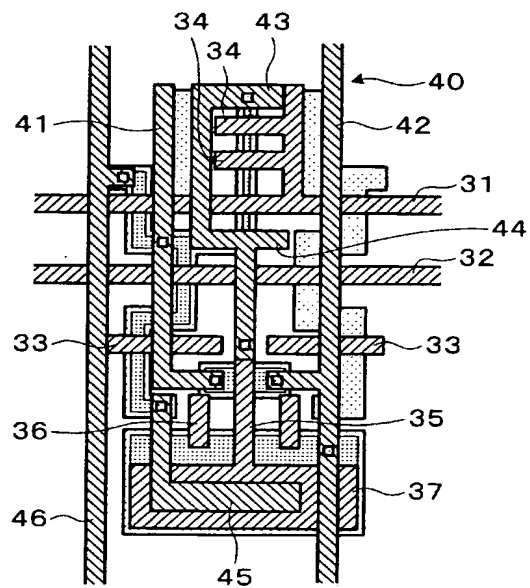
【図 3】



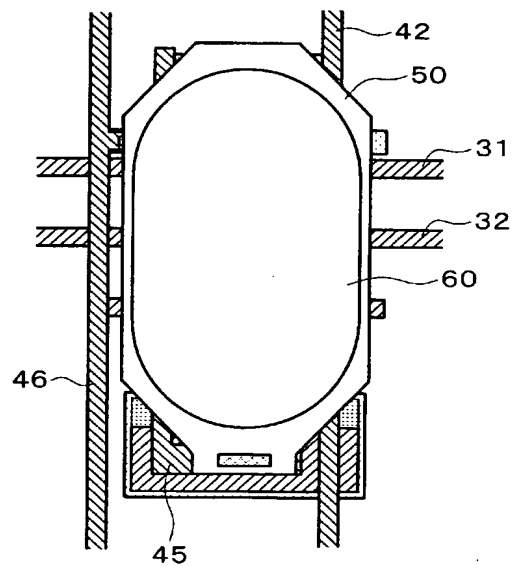
【図 4】



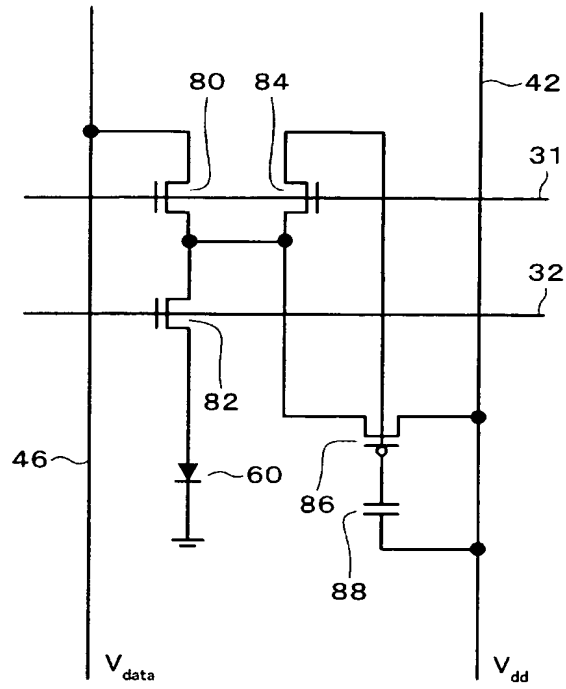
【図 5】



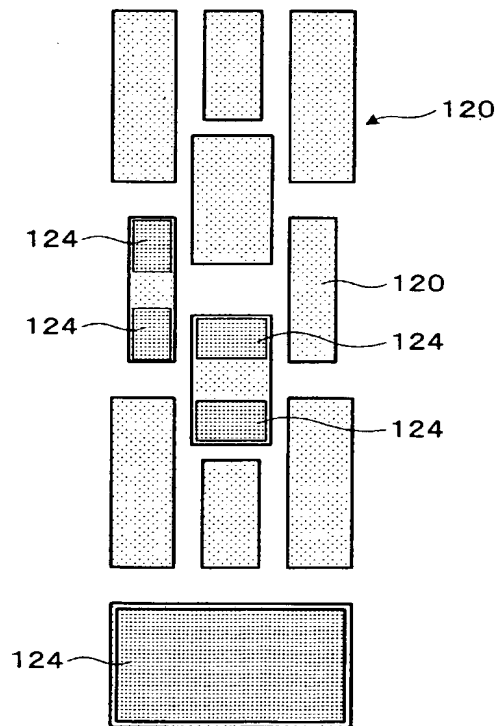
【図 6】



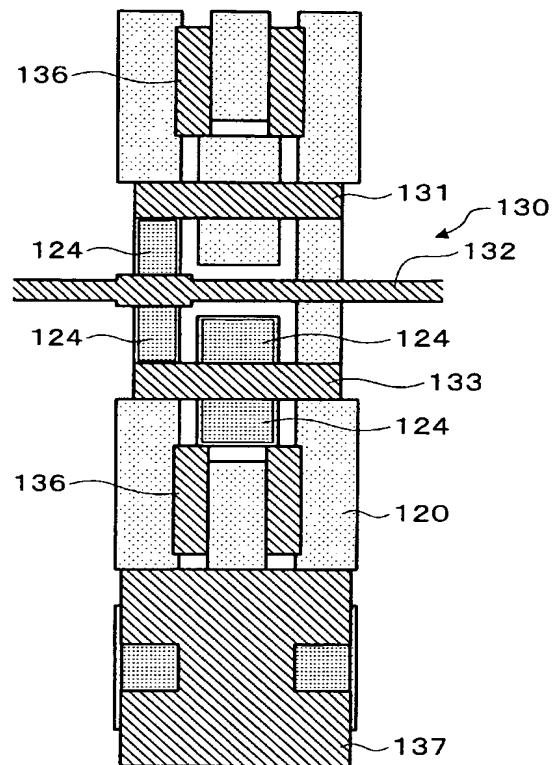
【図 7】



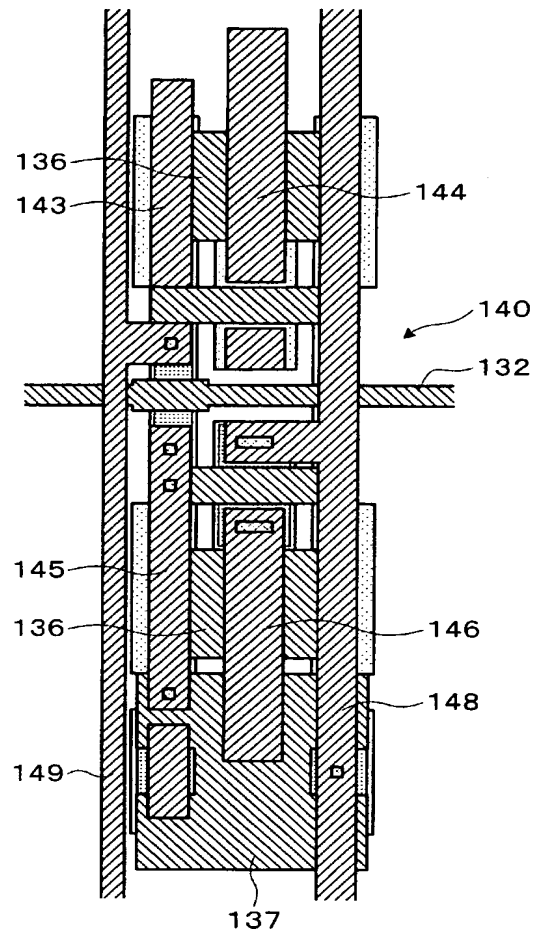
【図 8】



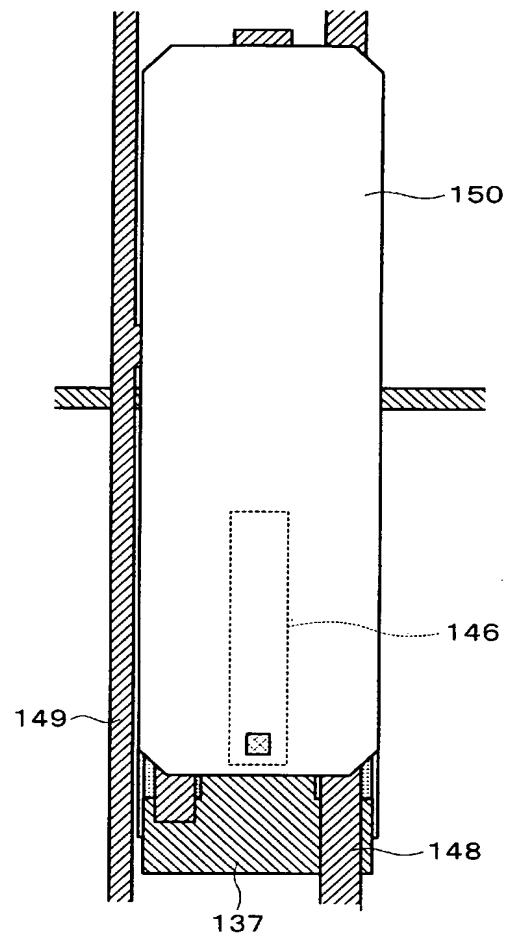
【図 9】



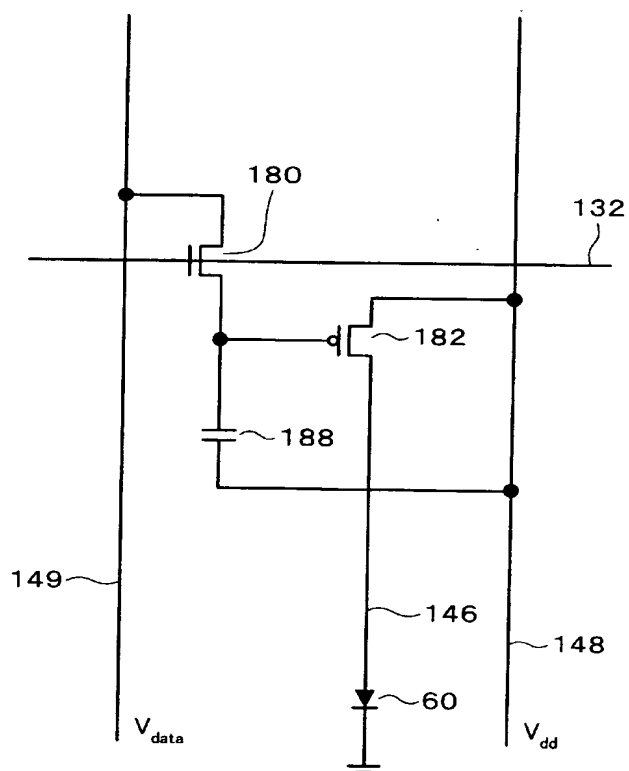
【図 10】



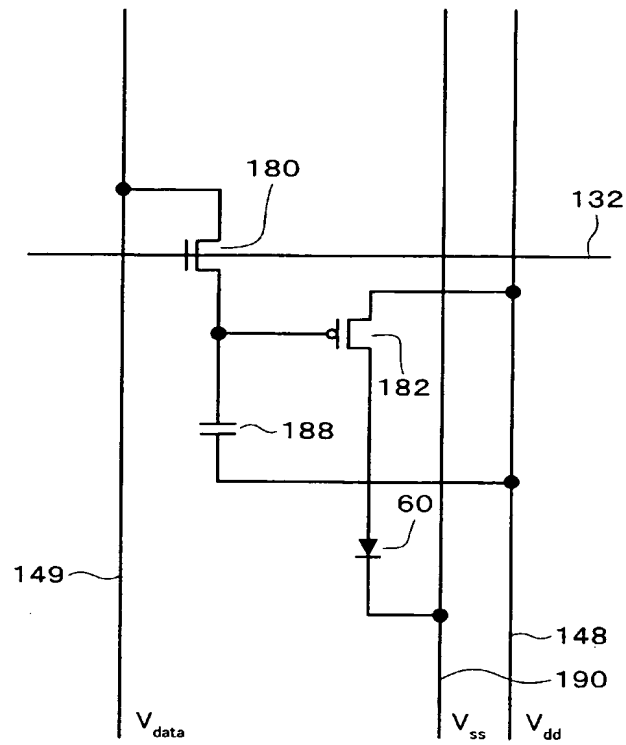
【図 11】



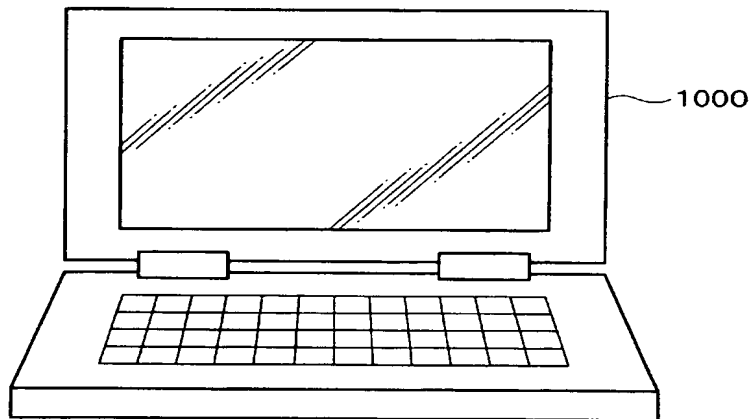
【図 12】



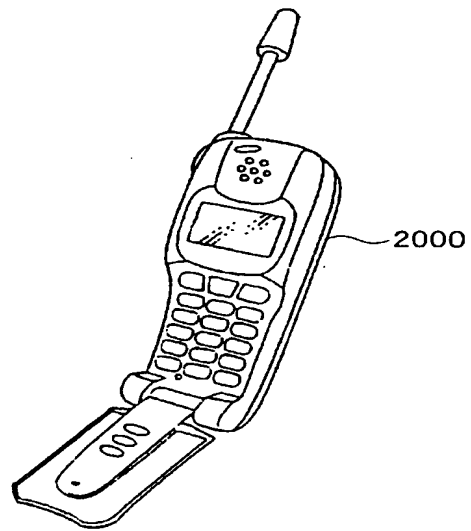
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】 本発明の目的は、動作素子の機能層（例えば発光層）の膜厚の均一性を高めることにある。

【解決手段】 電子装置は、基板と、基板に形成された複数層からなる配線層と、配線層とオーバーラップするように形成された複数の電極を有する。配線層のいずれか 1 つの層に位置する配線パターン 3 0 は、それぞれの電極の下で、等間隔で平行に延びる 3 つ以上の配線 3 1, 3 2, 3 3 を有する。

【選択図】 図 5

特願 2 0 0 3 - 0 2 7 0 8 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社